

# Cadence Sigrity XtractIM

## IC 封装模型提取

Cadence® Sigrity™ XtractIM™ 工具专门为IC封装应用提供了完整的模型提取环境。该工具以IBIS或SPICE电路网表格式生成IC封装的电气模型。这些简洁的寄生模型可以是每个引脚/网络的RLC列表、耦合矩阵或Pi / T SPICE子电路。XtractIM创建的模型可包含驱动端、接收端及其他互连，从而快速实现封装电气特性的评估并执行系统级信号和电源完整性仿真。XtractIM不仅比其他方法具备更快的仿真速度，而且可以保证其结果具有更高的准确性和更多的宽带封装模型。

### 核心优势

- 可对整个封装或仅针对所选网络提取模型
- 创建球栅阵列 (BGA)、系统级封装 (SiP) 和引线框架封装模型
- 支持使用键合线和倒装芯片的封装设计
- 生成标准的IBIS模型 (带或不带耦合)
- 生成不对称PI或T电路的RLGC模型
- 生成具有可验证全波精度的紧凑型宽带模型
- 以表格和网表、或2D曲线和3D分布的形式检查RLC模型值
- 通过时域电路仿真确保宽带模型的兼容性
- 生成HTML格式的电气性能评估报告

### 主要功能

#### 全波精度

全波精度与准静态RLGC封装提取工具相比，XtractIM基于从全波混合求解器获得的S参数提供RLGC寄生参数。数值求解器包括所有物理效应，例如网络、过孔、引线键合、solder balls/ bumps和任意形状的平面；并考虑了所有耦合机制，包括网络到网络、网络到平面、平面

到平面，以及从键合到键合。大容量求解器使XtractIM工具能够通过单次仿真生成整个封装模型，从而通过包含了所有返回路径效应来提高设计精度。全波求解器可提取正确表示非对称物理结构的电路网表，以此获得更高的模型精度和更大的带宽。

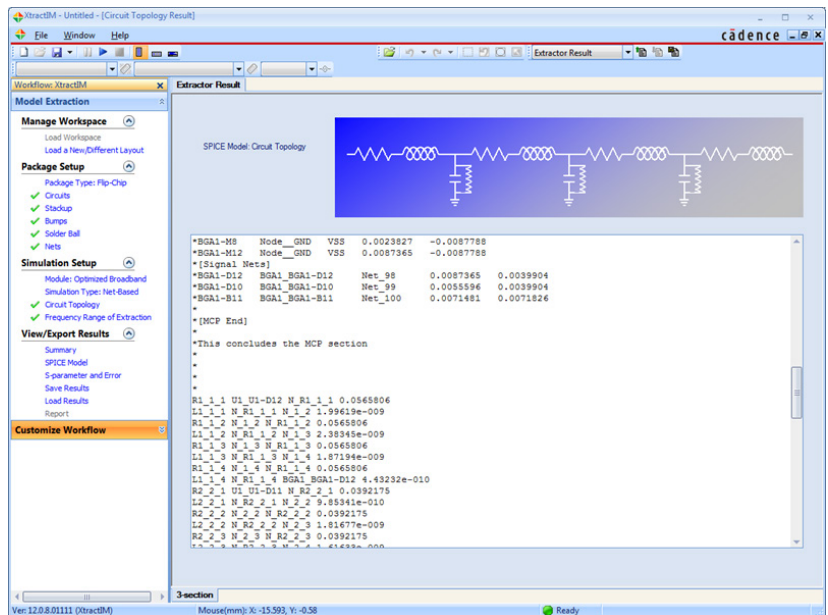


图 1: 紧凑的宽带SPICE模型

## 全面的封装支持

XtractIM 支持各种IC封装类型,包括BGA和引线框架。该工具还支持单芯片和SIP的键合线和倒装芯片连接方式。多芯片设计可包括堆叠、并排和叠加的方式。您可以对整个封装或选定网络进行模型提取。XtractIM模型可包含分立元件(例如封装上去耦电容),从而更准确地反映封装供电系统以及电源、地和信号网络之间的耦合。这对于同步开关输出(SSO)/同步开关噪声(SSN)分析尤为重要。

## 宽带频率支持

XtractIM 是唯一的可提供宽带多阶优化模型的专用封装提取解决方案。这些模型在指定的频率范围内提供可验证的准确性并填补了IBIS / RLC与全波S参数之间的差距。凭借其紧凑的尺寸(通常为S参数或零极点模型的2%),您将受益于高效的时域仿真。这些宽带模型的电路拓扑结构也保证了无源性、因果性和适当的DC行为。XtractIM将RLC元件值进行优化以符合宽带全波结果,相较于依赖猜测而分配多级电路R、L、C静态值的方法更为准确。

## 人性化的工作流程

XtractIM 具有易于使用的工作流程,可协助设置设计任务,例如层叠检查、C4 bump和焊球创建、信号和电源/接地网选择,以及定义其他提取参数。设置指南可确保提取的模型准确反映您的设计目标。在逐步的流程中,您可以通过菜单选择提取RLGC或者宽带模型。XtractIM为查看结果并分析所有网络中的RLC分布提供了多种方式选项。为了满足特定的应用目标,您可以导出多种格式的提取模型。

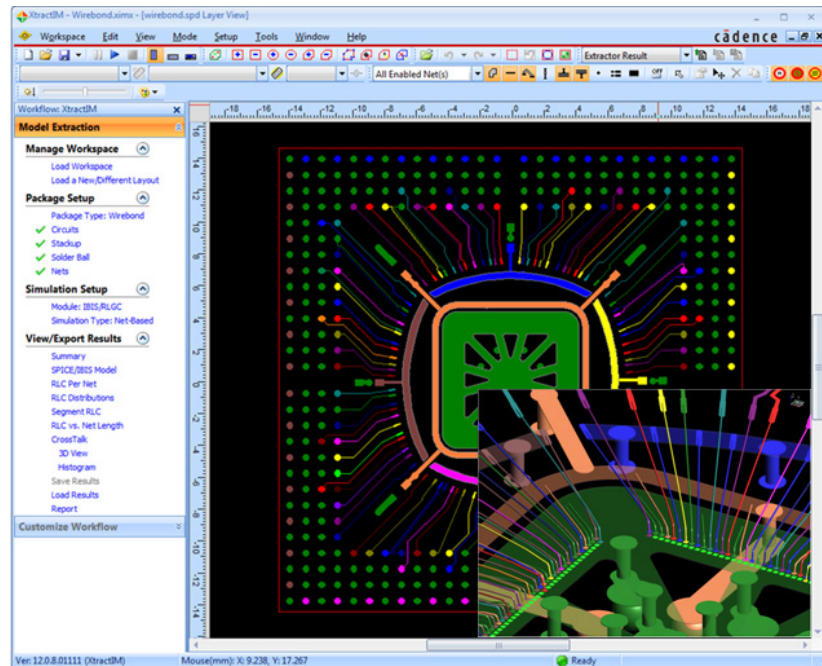


图 2: 键合封装设计中直观的清单式工作流程和3D查看指南提取

## 集成与兼容

- 适用于Windows和Linux系统
- 封装layout数据库支持从Cadence、Mentor Graphics、Zuken和AutoCAD的连接
- DXF 可导入带有引线框架设计自定义选项的实用程序
- 可为电路模型连接输出模型连接协议(MCP)和芯片封装协议(CPP)

**cadence**<sup>®</sup>

Cadence公司致力于推动电子系统和半导体公司设计创新的终端产品,以改变人们的工作、生活和娱乐方式。客户采用Cadence的软件、硬件和半导体IP,帮助他们能更快速向市场交付产品。Cadence公司的“系统设计实现”(SDE)战略,将帮助客户开发出更具差异化的产品—覆盖从芯片到电路板设计乃至整个系统。了解更多,请访问公司网站 [www.cadence.com](http://www.cadence.com)