

Analog Reliability Analysis for Mission-Critical Applications

By Art Schaldenbrand, Senior Product Manager, Cadence

自動車に搭載される電子部品の急速な増加が、アナログ集積回路（IC）の設計手法の変革の必要性を押し進めています。コンシューマ製品の設計と比較して、ミッション・クリティカルな製品（産業用、医療、宇宙、自動車）の設計では、品質信頼性の解析の異なるアプローチが要求されます。このホワイト・ペーパーでは、ミッション・クリティカルな設計における、信頼性解析の必要な変更について調査します。変更点には、3つの内容（デバイス劣化のモデリングの改善、追加のデバイス特性の変化に寄与する現象を含む電氣的な経年劣化の加速、および、デバイスの使用法をより良く表現するための現実的な使用法）が含まれます。

目次

- Introduction..... 1
- Reliability Analysis Then and Now 2
- Modeling Device Degradation.... 3
- Accelerating Reliability Analysis 4
 - Electrical stress 4
 - Temperature 4
 - Process variation..... 4
- Mission Profiles..... 5
- Tools for Reliability Analysis..... 6
- Conclusion..... 7
- References 7

Introduction

ミッション・クリティカル（mission critical）設計の重要課題の1つに、製品寿命全体にわたる故障率（failure rate）の削減の必要性があります。慣例的に、故障率はバスタブ曲線（bathtub curve）として表現されます。

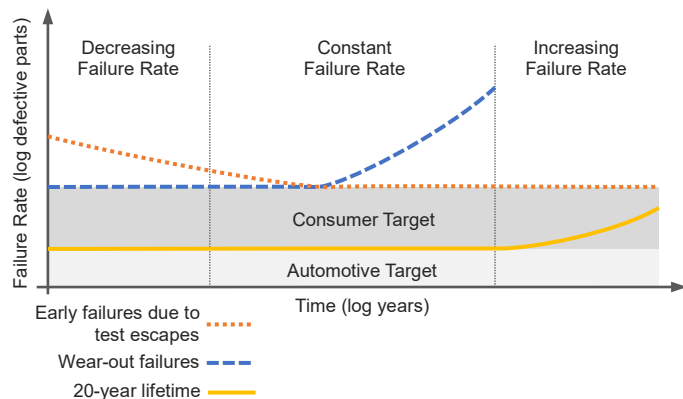


図 1: 故障率のバスタブ曲線

バスタブ曲線は、早期寿命期間、有効動作寿命期間、寿命末期の3つの領域により構成されます。デバイスが消費者に到達した後に発生する一般的な故障について検討します。初期故障は、テスト・エスケープ（test escape、テスト中に特定されていない欠陥デバイス）が主な要因です。

製品の有効動作寿命期間では、課題は、信頼性解析で使用されている動作領域内で動作するようにデバイスの故障の原因が制約されることです。温度による過度のストレスは、特に懸念される項目です。寿命末期では、摩耗 (wear out) による故障が生じます。言い換えると、電氣的ストレスに起因して、デバイス特性に変化が生じます。

エンジニアがバスタブ曲線に関して考察する一方で、顧客 (特に自動車業界) は異なる視点を持っています。顧客は、IC の故障率をより低い値から開始したいと考えています。さらに、理想的には百万個に 1 個の故障が無く (dppm、zero defective parts per million)、製品の有効寿命を超えるまで 0 dppm (故障が無いこと) が維持されることを望んでいます。

車載の集積回路における 1 dppm の故障率の影響について考えてみましょう。一般的なミドル・クラスの車で 80 個の電子制御ユニット (ECU、electronic control unit) を搭載し、各 ECU が複数の IC を含んでいると仮定すると、生産される 100 万台当たり約 1.5% (つまり 15,000 台) の自動車故障することが見積もられます [1]。

車載アプリケーション向けの設計では、これまでのコンシューマ・アプリケーションの要求と比較して、IC の寿命期間での信頼性に関する高い要求があります。コンシューマ製品の一般的な動作寿命が 1 年から 3 年に対し、車載製品では最大 15 年の寿命が求められます [2]。

このホワイト・ペーパーでは、車載設計などミッション・クリティカルなアプリケーションの要件を満たすように、どの様に信頼性解析が進化しているかを調査します。最初に、既存の信頼性解析の手法について論じ、次に、ミッション・クリティカルな設計の要求により手法に対してどのような変化が必要になるかを考察します。最後に、信頼性解析の改善するいくつかの条件について考察します。そして、回路性能の影響をシミュレーションする時の、これらの改善の効果を検討します。

Reliability Analysis Then and Now

設計者は、IC の信頼性を解析する必要性を長い間認識していました。信頼性解析を実行するための 2 つの一般的な手法としては、デバイス劣化の変化を計算する方法と、回路シミュレータのセーフ・オペレーティング・チェック (safe operating check、安全動作チェック) 機能を利用する方法があります。

最初の手法では、電氣的な動作条件と温度に基づいてデバイスの特性とデバイス劣化の変化を計算します。この結果から、回路が寿命末期でも仕様を満たしているかを判断することができます。デバイス劣化を解析するための初期のツールの 1 つに Berkeley Reliability Tool (BERT) がありました [3]。この技術は、Cadence® Virtuoso® RelXpert Reliability Simulator で使うことができます。Virtuoso RelXpert Reliability Simulator では、革新的な AgeMOS モデルも導入されています。AgeMOS モデルは、ホットキャリア注入 (HCI、Hot Carrier Injection) およびバイアス温度不安定性 (BTI、Bias Temperature Instability) によるデバイス劣化のモデリングが可能なコンパクト・モデルです。AgeMOS モデルは、標準のコンパクト・モデルを使用し、Virtuoso RelXpert Reliability Simulation の実行が可能です。Virtuoso RelXpert Reliability Simulator などのツールは強力ですが、デバイスの経年劣化を見積もるには、特別なモデルを必要とします。例えば、AgeMOS と追加のシミュレーションの実行です。

これらの課題に対処するために、信頼性を解析するための 2 つ目の方法論が考案されました。この機能は、今日の回路シミュレータがもつセーフ・オペレーティング・チェックの機能を利用した方法です。この方法は、Cadence Spectre® Accelerated Parallel Simulator (APS) で使用することが可能です。セーフ・オペレーティング・チェックは、回路シミュレーション中にデバイスをモニタし、デバイスがセーフ・

オペレーティング領域から外れる場合にはワーニングを出力します。本来は、デバイスのジャンクションがブレークダウン電圧を超えないことを確認するために、セーフ・オペレーティング・チェックの機能が開発されました。しかし、デバイスの特性の許容可能な変化を定義することで、セーフ・オペレーティング・チェックを用いて、信頼性のチェックを実行することが可能です。この手法は、製品寿命が比較的短いコンシューマ・アプリケーションでは十分に対応可能な方法です。セーフ・オペレーティング・チェックを使用する利点は、デザインがシミュレーションされている間に、それらのチェックが実行されるために、追加の工数を必要とせず、設計者はそれらのデザインの電気的性能を確認しデザインが信頼性の条件を満たしていることを確実にすることが可能となることです。使い方が簡単なことから、セーフ・オペレーティング・チェックによる信頼性解析のアプローチは、広く利用されています。

我々が用いる手法ではデバイス劣化を計算し結果を改善する方法について注目します。具体的には、3つの分野について考察します。デバイス劣化モデルの改善およびデバイスの経年劣化を加速する要因を考慮した解析手法の改善とミッション・プロファイルの概念の導入です。

Modeling Device Degradation

信頼性解析の最初の改善点は、デバイス劣化の計算に使用されるモデルの改善です。デバイスの劣化を記述するために、最初にオリジナルのLEM (lucky electron model) [6]が開発されました。AgeMOS モデルは、LEM モデルのより高機能なバージョンです。このモデルは、28nm までのプレーナ型 CMOS の予測に用いられます。近年、他のモデル式が提案されています。これには、EES (electron-electron scattering、エレクトロン-エレクトロンの散乱現象) [7]、および、MVE (multiple vibrational excitation、マルチ・バイブレーション抽出) [8]が取り込まれています。これらのモデルは LEM の手法と比較しての改善点がありますが、FinFET トランジスタを用いたアドバンスト・ノード設計で必要とされる新しいデバイス構造をサポートするにはまだ十分ではありません。

FinFET トランジスタの 3 次元構造は、デバイス劣化にどのようにストレスが影響するのかを変化させました。そのため、FinFET に対応した新しい経年劣化モデルが開発され検証されました[9]。このモデルは、高いストレス条件下における飽和効果が組み込まれ、HCI により生じる劣化のより良い見積もりができるように改善されました。加えて、BTI により生じる劣化とリカバリのモデリングについて改善がされています。このモデルは拡張性があり、レガシー・ノードとアドバンスト・ノードの両方に対する統一された経年劣化の信頼性解析を可能にします。

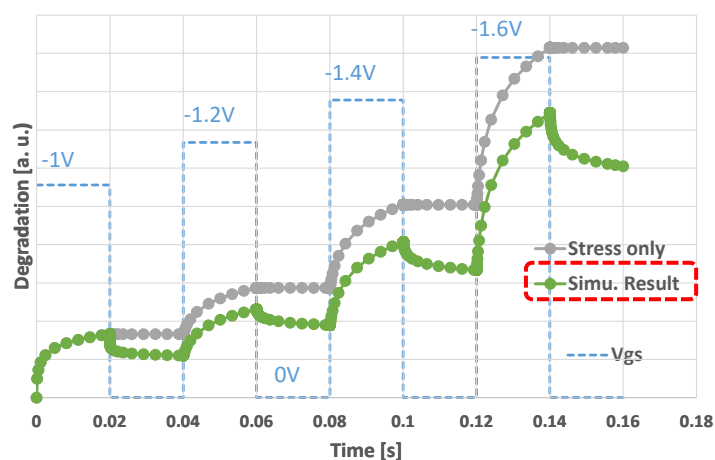


図 2: 改善されたモデルの BTI リカバリ

図 2 に、新しい世代の信頼性モデルを用いたバイアス温度のリカバリのシミュレーション結果を示します。新しいリカバリの効果は、オーバードライブやリカバリ・レベル、デューティ・サイクルが変化するような動作条件に対する劣化とリカバリのより良い見積もりを可能にします。

Accelerating Reliability Analysis

次に、デバイス劣化の計算の改善について考察します。既存の信頼性解析フローでは、電気的なストレスに起因するデバイス劣化が計算されます。信頼性解析では、デバイス劣化に寄与する他の要因（温度、プロセスばらつき）は、全体的なものとして考慮されているので、全てのデバイスで、温度とプロセスばらつきが等しいものとして扱われます。

我々は、これらの事象を分離する代わりに、電気的ストレスと温度およびプロセスばらつきの相互作用を考慮することでデバイスの劣化を加速する方法を検討します。

Electrical stress

Virtuoso RelXpert Reliability Simulator では、デバイス劣化における電気的ストレスの影響が計算されます。印加されたバイアスは HCT と BTI によるデバイス劣化をもたらします。

Temperature

解析には温度の影響が含まれています。温度はグローバル・パラメータとして扱われます。一般に環境温度が用いられます。しかし、デバイス劣化は指数関数的な温度依存性をもつため、温度の微小な差異が、デバイス劣化に顕著な違いをもたらすことがあります。3次元構造は影響を無視できない自己発熱を生じることから、アドバンスド・ノードのトランジスタでは、異なるデバイス間のばらつきを考慮することが重要になります。

同じレイアウトにある 2つのデバイスについて考察します。片方のデバイスが、高いアクティビティ・レート（例えば、高速クロック）で大きな負荷をドライブし、もう一方のデバイスが、軽い負荷のノードで低いアクティビティ・レート（例えば、パワーオン・リセット中のみアクティブ）をドライブする場合、2つのデバイスは、それらの温度が異なるため、経年劣化の速度が異なります。デバイス劣化の自己発熱効果のシミュレーションを実現するために、信頼性解析に改善が加えられています[10]。自己発熱解析は、最初に各トランジスタの平均温度を計算します。つづいて、各デバイスにそれらの温度がバックアノテーションされ、信頼性解析が実行されます。この時、温度ストレスと電気的ストレスの効果が考慮されます。シミュレーションの追加の実行時間を費やすことで、デバイス劣化の計算が改善されます。

Process variation

温度に加えて、プロセスばらつきの効果も、解析に取り込むことが可能です。回路の標準的な PVT 検証の実行方法と同様に、プロセス・コーナーにわたる信頼性解析を実行することが可能です。この手法の制限は、デザイン・マージンについての洞察ができないこと、および、デバイスの経年劣化にデバイス・ミスマッチの効果が含まれないことです。

デバイスの経年劣化におけるプロセスばらつきの効果を考慮した別の手法としては、信頼性解析を実行して、続いて、フレッシュ・シミュレーションからの統計ばらつきを使用することです。フレッシュ・シミュレーションとは、寿命終わりの Monte Carlo 分布を推定するために、フレッシュ・シミュレーションの結

果を用いて実行される経年劣化解析の前のシミュレーションです。このアプローチには制限があります。例えば、プロセスばらつきとデバイス劣化の間の関係は無視しています。

次のアプローチは、プロセスばらつきとデバイス劣化を一緒に解析することです[11]。この手順は、Monte Carlo 解析を実行し、続いて各 Monte Carlo 解析のシードについて経年劣化解析を実行します。このアプローチの工数は、N 回の Monte Carlo の実行から、N 回の Monte Carlo と N 回の経年劣化の実行に増加されます。もしくは、シミュレーション時間が概算で 2 倍に増えます。

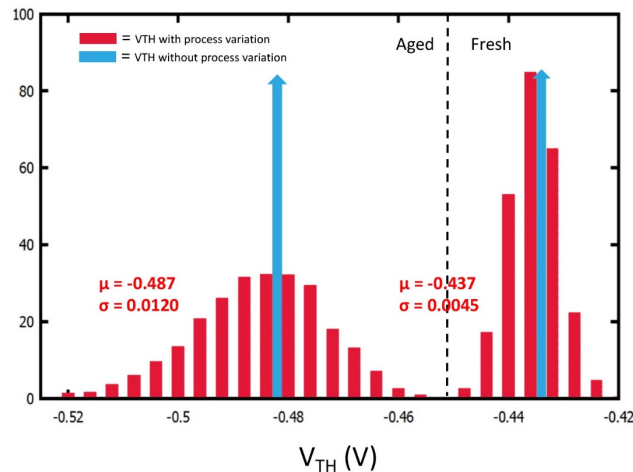


図 3: プロセスばらつきの効果を考慮した信頼性解析

図 3 にプロセスばらつきとデバイス劣化を一緒に解析したときの結果を示します。他に考慮すべき点が 1 つあります。プロセスばらつきとデバイス劣化の相関を考慮するために、デバイスの統計モデルを改善する必要があります。温度と同様に、シミュレーション時間の増加を代償にして、シミュレーション結果の精度を大幅に向上させることができます。

信頼性解析の精度を向上するには、信頼性解析がデバイス劣化に寄与する電気的ストレスおよび温度やプロセスばらつきの現象を考慮する必要があります。

Mission Profiles

信頼性解析を改善するその他の条件は、デバイス動作の記述を改善することです。ユース・モデルを記述するための 1 つのアプローチは、デバイス劣化を記述するためのミッション・プロファイルの概念を導入することです。ミッション・プロファイルは、まだ開発中の新しい概念です。この章では、動作中のストレス・デバイスの知識を記述する既存の手法とミッション・プロファイルを比較する方法について考察します。

Virtuoso RelXpert Reliability Simulator シミュレーション・フローを図 4 に示します。一般に、信頼性解析では、フレッシュ・シミュレーションに加えて 2 つのシミュレーションが必要になります。

- 最初に実行されるシミュレーションは、ストレス・シミュレーションです。ストレス・シミュレーションは、ワースト・ケースの動作状態で実行されます。例えば、周囲温度が 27°C で電源電圧が 3V でフレッシュ・シミュレーションが実行され、続いて、ストレス・シミュレーションが温度を最高温度 80°C、ワースト・ケースの電源電圧 3.3V にて実行されます。目的は、最も厳しい応答動作条件を用いて、

最大変化を計算することです。

- 次のシミュレーションは、フレッシュ・シミュレーションと同じ条件で実行される経年後のシミュレーションです。経年後のシミュレーションは、デバイス劣化に起因するデザイン性能の変化を特性化します。

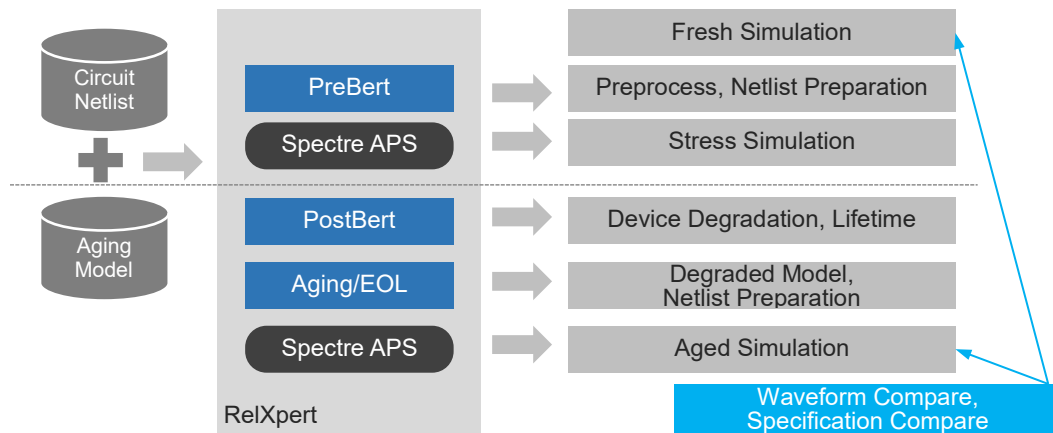


図 4: Virtuoso RelXpert 信頼性解析フロー

残念なことに、ワースト・ケース条件を使用するだけでは、特に車載設計のようなアプリケーションでは、過度に悲観的な結果を生じます。自動車が動作する環境条件はかなり過酷ですが、自動車は常に動いているわけではありません。自動車が1日に何時間動作しているかを考えると、良くても時々使用されることが一般的だと考えられます。もう1つの考慮すべき点としては気候が考えられます。一般に、北極圏で自動車に与えられる周囲温度と暑い砂漠で自動車に与えられる周囲温度はかなり異なります。その結果、ストレスをどのように適用するかについて、変更が必要になります。ストレス・シミュレーションは、可変の動作条件を考慮する必要があります。

ミッション・クリティカルなプロファイルは、自動車が動作する種々の条件の集合として表されます。実際には、これは、それぞれ異なる時間幅による複数のストレス・シミュレーションが実行されることを意味します。例えば、完全なストレス・シミュレーションでは0°Cから150°Cまでの異なる温度における10回のストレス・シミュレーションが含まれ、各シミュレーションが異なる時間幅で実行されます。

ワースト・ケースのストレスを使用する従来の信頼性解析のアプローチでは、過度に悲観的な結果となり、設計もオーバードesignになってしまいます。現実的なユース・モデルを表現するストレスの記述を作成することにより、この問題を回避することが可能と考えられます。

Tools for Reliability Analysis

信頼性解析のための2つの既存ツールは、Virtuoso RelXpert Reliability Simulator と Spectre Native Reliability Analysis です。これらのツールはお互いに補完し合っています。Virtuoso RelXpert Reliability Simulator は、信頼性解析について柔軟性の高い設計ツールです。Spectre Native Reliability Analysis は信頼性解析を含む検証のための高性能なキャパシティを有するツールです。また、Legato™ Reliability Solution により、信頼性解析の高機能なツールを使用することが可能です。

Conclusion

このホワイト・ペーパーでは、信頼性解析を実行するためのいくつかの新しい手法について考察しました。これらの新しい手法には、デバイス劣化の改善されたモデリング機能やデバイス劣化を計算するためのより全体的な手法が含まれます。デバイス劣化を生じる全ての現象を考慮することで、デバイス劣化解析の改善がされています。信頼性を改善するためのもう1つの手法としては、デバイスがどのように使用されるか（これはデバイスが受けるストレスをより精度良くモデル化します）を、より正確に記述することです。ミッション・クリティカル製品の信頼性解析が、より正確な製品寿命の予測の必要性を推し進め、高機能な信頼性解析は Legato Reliability Solution により使用が可能です。

References

- 1 Infineon, "Living Automotive Excellence: On the way to Zero Defect products and services," 2008. [Online]. Available: <https://www.infineon.com/dgdl/Living+Automotive+Excellence.pdf?folderId=db3a30431ce5fb52011d2dd52b231e7d&fileId=db3a30431ce5fb52011d2dd5ca751e7e> [Accessed Aug 2018].
- 2 Bosch, "Design Requirements for Automotive Reliability," 08 Jul 2006. [Online]. Available: http://www-g.eng.cam.ac.uk/robuspic/pub_present/ESSDERC06/6-ROBUSPIC-Workshop-ESSDERC06-VVonTils.pdf [Accessed Aug 2018].
- 3 R. H. Tu et al., "Berkeley reliability tools-BERT," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 12, no. 10, pp. 1524-1534, Oct 1993.
- 4 JEDEC, "Methods for Calculating Failure Rates in Units of FITS, JESD85," Jan 2014. [Online]. Available: <https://www.jedec.org/standards-documents/docs/jesd-85> [Accessed August 2018].
- 5 P. Ellerman, "Calculating Reliability Using FIT & MTTF: Arrhenius HTOL Model," Jan 2012. [Online]. Available: https://www.microsemi.com/document-portal/doc_view/124041-calculating-reliability-using-fit-mttf-arrheniushtol-model [Accessed Aug 2018].
- 6 S. Tam, P.-K. Ko, and C. Hu, "Lucky-electron model of channel hot-electron injection in MOSFET'S," *IEEE Transactions on Electron Devices*, vol. 31, no. 9, pp. 1116-1125, Sep 1984.
- 7 M. Bina, S. Tyaginov, J. Franco, K. Rupp, Y. Wimmer, D. Osintsev, B. Kaczer, and T. Grasser, "Predictive Hot-Carrier Modeling of n-Channel MOSFETs," *IEEE Transactions on Electron Devices*, vol. 61, no. 9, pp. 3103-3110, Sep 2014.
- 8 C. Guerin, V. Huard and A. Bravaix, "The Energy-Driven Hot Carrier Degradation Modes of nMOSFETs". *IEEE Transactions on Device and Materials Reliability*, pp. 225-235, Jun 2007.
- 9 S. Liao, C. Huang, and A. C. J. X. T. Guo, "New Generation Reliability Model," Dec 2016. [Online]. Available: http://www.mos-ak.org/berkeley_2016/publications/T11_Xie_MOS-AK_Berkeley_2016.pdf [Accessed Aug 2018].

- 10 J.-G. A. Alvin Chen, P. Y. Annie Liu, and P. Chen, "Reliability and Self-Heating Simulation Methodology for TSMC 16FF+," April 2015. [Online]. Available: https://www.cadence.com/content/dam/cadence-www/global/en_US/documents/company/Events/CDNLive/Secured/Proceedings/SV/2016/CUS205.pdf [Accessed Aug 2018].
- 11 A. Zhang, C. Huang, T. Guo, A. Chen, S. Guo, R. Wang, R. Huang, and J. Xie, "Reliability variability simulation methodology for IC design: An EDA perspective," Washington, DC, 2016, pp. 11.5.1-11.5.4.



ケイデンスは、電気・電子設計におけるグローバルな革新を可能にし、今日のエレクトロニクス製品を生み出すために重要な役割を果たしています。お客様はケイデンスのソフトウェア、ハードウェア、知的財産 (IP)、ノウハウを活用して、今日のモバイルアプリケーション、クラウドアプリケーション、コネクティビティアプリケーションを設計、検証できます。 www.cadence.com/jp