

## Virtuoso Schematic Editor L and XL

Fast, Easy-to-Use Design and Constraint Entry

Cadence® Virtuoso® Schematic Editor ファミリー製品は、業界標準の Virtuoso カスタム設計プラットフォームで、設計意図を確立する設計およびコンストレイント合成環境で構成され、Front-to-Back のカスタムアナログ、デジタル、RF、ミックスドシグナル設計の完全なソリューションを提供します。

### Family Overview

Virtuoso Schematic Editor ファミリー製品は、設計とコンストレイントの入力や、後に続く設計と実装ツールのための設計意図を確立する、最も包括的かつ柔軟な、一連の設計やコンストレイントを構成する機能を提供します。業界標準なハードウェア記述言語である Verilog や VHDL を用いた抽象的アーキテクチャ定義から、トランジスタレベルの構造的スキーマティックの実装まで、Virtuoso Schematic Editor ファミリーは、コンストレイントを伴う設計意図の一貫性を保証しながら、設計のそれぞれの段階で設計者の実装を補助します。

Virtuoso Schematic Editor ファミリー製品は、Front-to-Back でのカスタムアナログ、デジタル、RF、ミックスドシグナル設計フローの設計収束を促進するために、Virtuoso Analog Design Environment、Virtuoso Multi-Mode Simulation、Virtuoso Layout Suite と統合されています。

Virtuoso Schematic Editor ファミリー製品は、設計フローの要求に応じた、Virtuoso Schematic Editor L や Virtuoso Schematic Editor XL といった、柔軟な製品パフォーマンスレベルを提供します。Virtuoso Schematic Editor L は、大規模かつ複雑なカスタム設計での、素早い設計入力のために必要な、すべての機能を提供します。Virtuoso Schematic Editor XL は L の上に構成されており、初の Front-to-Back での、統一された共通コンストレイント環境と高度な機能を追加し、設計チームのコラボレーションを促進します。

### Family Benefits

- 新しく、高速で、学習しやすくかつ利用しやすい、設計とコンストレイントの入力により設計意図を 1 か所にまとめます。
- 言語モデルとトランジスタスキーマティックのシームレスな統合による設計の抽象化をサポートします。
- 他の Cadence ツールとの密接な統合により、設計の収束を高速化します。

Feature	L	XL
マルチタブ、マルチビューキャンバス	●	●
ワークスペースのカスタマイズ	●	●
World View アシスタント	●	●
Verilog、VHDL、Verilog AMS をサポートする階層構造のスキーマティック	●	●
Front-to-Back での階層的クロスプロービング	●	●
ブックマークと履歴の生成	●	●
Expanded Search アシスタント	●	●
Design Navigator アシスタント	●	●
Property Editor アシスタント	●	●
アップデートされた共通コンストレイント		●
Constraint Manager アシスタント		●
自動化されたスキーマティックへのコンストレイントのアノテーション		●
Circuit Prospector アシスタント		●
SPICE からアナログスキーマティックの生成		●
HTML 設計パブリッシャー		●
Cadence ローパワー設計フローのためのスキーマティックから CPF モデルの生成		●

表 1. ファミリー製品の機能

- 新しい統一された Front-to-Back での共通設計環境により生産性を向上しました。
- 設計の入力、視覚化、アクセス、制御の大幅な高速化を行いました。
- 統一された Front-to-Back の設計環境を用いた低コストでのサポートとメンテナンスを行えます。
- 様々な設計のフローとニーズをサポートする柔軟な製品レベルを提供します。
- ビルトインのデザインおよび言語ルールチェックにより設計の問題を早い段階で発見します。
- 大規模かつ複雑な階層設計において、簡単に編集、視覚

化を行うことができます。

- 統一された共通のコンストレイント環境を用いて、設計仕様と実装の間での設計意図の維持を行いリスクを減少させます。

## Virtuoso Schematic Editor L

### Product Overview

Virtuoso Schematic Editor L は業界標準の Virtuoso カスタム設計プラットフォームであり、Front-to-Back でのカスタムアナログ、デジタル、RF、ミックスドシグナル設計の完全なソリューションを提供する、設計意図環境です。

Virtuoso Schematic Editor L は新たに統一された Virtuoso カスタム設計プラットフォームに基づいて構築されており、最新のユーザーインターフェースと設計ツールをもちいて、設計製作に前例のないレベルでの生産性と統合を与えます。新たに統一された Virtuoso カスタム設計プラットフォームには、モダンで親しみやすく、ユーザーが変更可能なツールバー、アイコン、プルダウンメニュー、マルチタブ、マルチビュー設計キャンバス、ワークスペース、ブックマーク、ヒストリ等の、新しい機能や設計フローを内包しています。詳しくは図 1 を参照してください。

Virtuoso Schematic Editor L は、大規模かつ複雑なカスタム設計でさえ設計入力を高速化できる、最も包括的かつ柔軟な設計構成機能を提供します。業界標準のハードウェア記述言語である Verilog や VHDL を用いたアーキテクチャの決定から、トランジスタレベルの最終的構造的スキマティック実装まで、Virtuoso Schematic Editor L は設計のあらゆる段階での設計者の実装を補助します。

大規模で複雑なブロック、またはチップレベルでの設計の為、Virtuoso Schematic Editor L ではマルチシート設計のサポートのみならず、無制限の設計階層のための機能をも提供しています。統合された Hierarchy Editor を用いることにより、階層設計をより簡単に横断し、すべての接続が設計を通して正確に維持されていることを自動的に保証します。

世界をリードするファウンドリが創出した業界で最も幅広い PDK の優れたコンポーネントライブラリにより、0.35  $\mu\text{m}$ ~10nm のプロセスノードとその間のすべてのゲートおよびトランジスタレベルで迅速な回路設計が可能になります。アドバンスなワイヤ配線機能はデバイス接続をアシストします。

Virtuoso Schematic Editor L は Virtuoso Analog Design Environment、Virtuoso Multi-Mode Simulation、Virtuoso Layout Suite と統合されており、Front-to-Back でのカスタムからアナログ、デジタル、RF、ミックスドシグナル設計フローにおける完全なソリューションを提供します。

設計フローのニーズに合わせて、Virtuoso Schematic Editor L はまた、Virtuoso Schematic Editor XL の高いパフォーマンスレベルとコンストレイント構成機能への簡易パスを提供します。

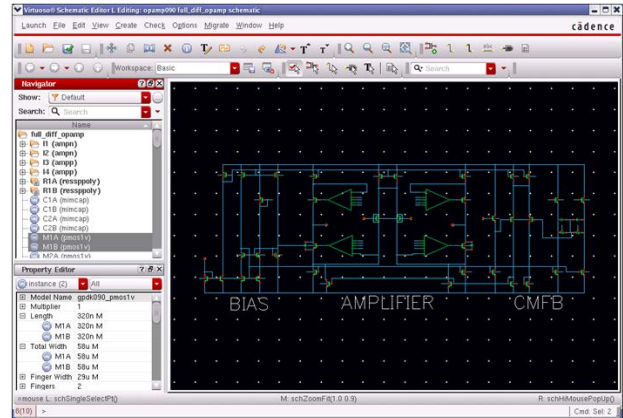


図 1. Virtuoso Schematic Editor L

### Benefits

- 新しく、高速で、学びやすく、使用しやすい設計入力
- 新しい統一された Front-to-Back の共通設計環境を用いた生産性の向上
- 設計の入力、視覚化、アクセス、制御等の速度の改善
- 統一された Front-to-Back での設計環境を用いた低コストなサポートとメンテナンス
- 様々な設計フローとニーズをサポートする柔軟な製品レベル
- ビルトインのデザインおよび言語ルールチェックを用いた設計問題の早期発見
- 複雑な階層設計の簡単な視覚化と設定
- ユーザーが変更可能なバインドキーやメニューを使った素早いコマンドの実行
- カスタムチェックタブと関連したルールチェック
- インヘリテッドコネクションによる電源およびアイソレーション接続ネットに関連するクラッタの制限
- Cadence SKILL コールバックを用いた高度なデバイスパラメータの相互作用の認識

### Features

#### Unified Virtuoso custom design platform

Virtuoso Schematic Editor L は、素早く簡単に設計入力を行うことを促進するため、すべての新しく統一された Virtuoso カスタム設計プラットフォームの機能を利用します。設計製作のための、親しみやすくユーザーが変更可能なツールバー、アイコン、プルダウンメニューといったモダンな共通のユーザーコックピットを兼ねそろえています。仕事に応じて効果的にスクリーンスペースを使用するため、ツールバーの場所や内容のユーザーによる定義と、カスタムワークスペースへの保存をすることができます。マルチウィンドウ、マルチタブキャンバス、ブックマーク、またヒストリを直感的な編集環境で定義することで、ユーザーが複数のスキマティックや、同一の設計を異なるビューで展開し、その結果を管理することにより、設計をより高速に効果的に行うことができます。

### Unified Virtuoso design task assistants

設計作業アシスタントはドック、アンドック、変更、複数のワークスペースへの保存を行うことができ、各設計者のスタイルや仕事に応じたニーズに適した形で使用することができます。

ネイティブの Navigator アシスタントは、スキマティック編集環境から直接、完全な設計階層と設計オブジェクトへの、素早く効果的で直感的なアクセスを提供します。

ネイティブの Search アシスタントは、スキマティック編集環境での素早い、効果的かつ包括的なサーチエンジンです。Search アシスタントは自動でサーチ結果をロジカルグループヘカテゴリーごとに分別し、共通のアイテムを親しみやすいツリー構造で表示します。このことにより、設計や設計ライブラリ、メニューコマンド、また Cadence SKILL 言語の情報にさえ簡単にアクセスすることができます。コンテキスト・センシティブメニューやダブルクリック操作により素早い操作と結果の選択を行うことができます。

モダンな Property Editor アシスタントは、スキマティック編集キャンパスの周りへのドック、もしくはアンドックされ、ユーザーのワークステーションへ配置され、素早く効果的かつ直感的に、単一もしくは複数の設計オブジェクトの、複数のプロパティを編集することができます。新しいマルチカラーのビジュアルディスプレイとプロパティの値のコーディングにより共通設定と異なるプロパティ設定を素早く識別します。

### Fast and accurate design entry

Virtuoso Schematic Editor L には素早く簡単に設計入力を行うことを促進する様々な機能を搭載しています。それら機能の一つとして、製品に統合されている明確に定義されたコンポーネントライブラリがあり、それにより、ゲート、トランジスタの両レベルでの素早い設計を可能にします。この機能は高度なワイヤ配線機能が備わっており、デバイス間の接続を補助します。大規模かつ複雑な設計のため、Virtuoso Schematic Editor L には、マルチシート設計と、無制限の設計の階層化のための機能をサポートしています。

階層設計は Hierarchy Editor を用いることにより簡単に横断することができ、Virtuoso Schematic Editor L は設計を通してすべての接続が正しく維持されていることを保証します。

### Design with industry standard language

Virtuoso Schematic Editor L は、VHDL や Verilog HDL といった 2 つの業界を牽引するハードウェア記述言語を用いた、ミックスドシグナルレベルの設計入力に適しています。Verilog-AMS や VHDL-AMS といったミックスドシグナル言語をもサポートしているため、設計タイプにかかわらず、標準的な設計入力を行うことができます。それらの言語を用いた入力に加え、ユーザーは、自動的に HDL 記述からブロックによる表現を生成することができ、IC 設計へのシステムレベルのアプローチを簡単に行うことができます。

ユーザーが変更できるルールチェックは、設計の正確さを保証するため、コンポーネントの重なり、オープンやショート接続、入出力の未接続、オブジェクトの一貫性、名前のルール違反といった図面や電氣的なルールのバイオレーションを識別します。これにより設計者はピン名の一致、ワイヤ接続の完了、適切なワイヤのラベリングのため、全体の階層設計を通して、

接続をチェックすることができます。設計者は柔軟に設計の個々の階層のチェックを行うか、もしくは一つのコマンドを用いて設計階層全体のチェックを行うことができます。設計者はスキマティックルールチェックのため、カスタムタブの作成と、関連したルールチェックを行うことができます。

### Comprehensive integration—crossapplication capabilities

Virtuoso Schematic Editor L はすべてのコネクティブイテイドリブな設計、検証、実装のニーズのための完全ですべてに共通なソースです。Virtuoso Analog Design Environment、Virtuoso Multi-Mode Simulation や Virtuoso Layout Suite とともに、Virtuoso Schematic Editor L はアプリケーションを跨いだ階層のブラウザ、セレクト、バックアノートを提供します。

接続性とデバイスパラメータに対し、構築レイアウトの実装を用いて正確性のチェックが実行されます。双方向のインクリメンタルアップデートは ECO 制御の完成のため提供されます。

## Virtuoso Schematic Editor XL

### Product Overview

Virtuoso Schematic Editor XL は、業界標準の Virtuoso カスタム設計プラットフォームでの新しい設計、コンストレイント構築環境であり、Front-to-Back でのカスタムアナログ、デジタル、RF、ミックスドシグナル設計の完全なソリューションを提供します。

Virtuoso カスタム設計プラットフォームの上に構築されており、ユーザーインターフェースと設計ツールの統合による最新の進捗を利用することにより、Virtuoso Schematic Editor XL は、統一された共通のコンストレイント構築環境を含む、Virtuoso Schematic Editor L の、全アップデート機能と設計フローのエンハンスを内包しており、設計作成の生産性と設計チームのコミュニケーションをより高いレベルまで引き上げます。

新しく統一された Virtuoso 共通コンストレイント環境は、設計、検証、実装チーム間のコミュニケーションを初めに正規化するためだけでなく、最初の重要なカスタム設計コンストレイントのキャプチャ、管理、視覚化を行える環境です。電氣的、物理的なコンストレイントは、設計意図を完全に定義し、完全な設計仕様を作成するため、スキマティック内での接続性と同時に直接キャプチャされます。

このフォーマルな仕様は、最初のコンストレイントドリブな設計環境を完成させるために、スキマティックドリブな設計と並行して使用されます。インタラクティブ、アシスト、自動化モードは仕様のコンストレイントのフォーマルなサインオフを補助します。(図 2 を参照してください)



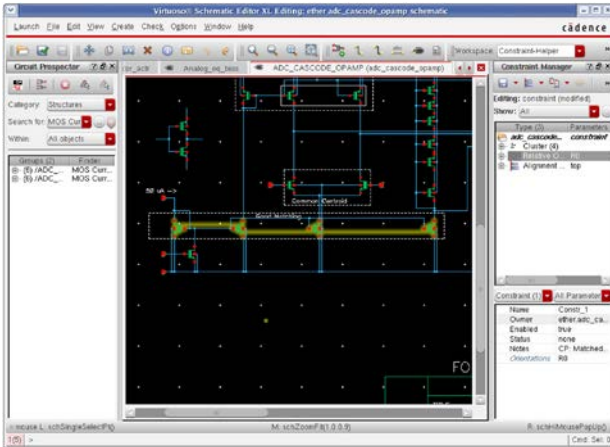


図 2. Virtuoso Schematic Editor XL 共通コンスト  
レイント環境

Virtuoso Schematic Editor XL は、モダンで親しみやすく、ユーザーが変更できるツールバー、アイコン、プルダウンメニュー、マルチタブのマルチビューキャンバス、ワークスペース、ブックマーク、履歴などの L のすべての機能を継承しています。また、最も包括的で柔軟性のある設計構成機能を提供し、大規模かつ複雑なカスタム設計でも設計入力を素早く行うことができます。業界標準なハードウェア記述言語である Verilog や VHDL を用いたアーキテクチャの定義から、トランジスタレベルの最終のスキーマティックの実装まで、Virtuoso Schematic Editor XL は設計のそれぞれの段階での実装を補助するだけでなく、フローを通して設計意図の維持を行います。

Virtuoso Schematic Editor XL は、0.35  $\mu\text{m}$  から 10nm までのすべてのプロセスノード用に、世界有数のファウンダリから提供される業界標準の PDK と同様に定義されたコンポーネントライブラリで動作し、ゲート、トランジスタの両レベルでの素早いスキーマティック設計を提供します。

Virtuoso Schematic Editor XL は Virtuoso Analog Design Environment、Virtuoso Multi-Mode Simulation、Virtuoso Layout Suite と統合されており、Front-to-Back でのスキーマティックやコンストレイントドリブンなカスタムアナログ、デジタル、RF、ミックスドシグナル設計の完全なソリューションを提供します。

## Benefits

- 新しく、高速で、学びやすく、使用しやすい設計とコンストレイントの入力
- Cadence ローパワー設計フローのサポートのための CPF モデルの生成
- ウェブ上での設計レビューを容易にする設計のパブリッシング
- 設計仕様と実装の間での設計意図を維持することによるリスクの軽減
- IP として設計プロセスをキャプチャすることによる簡単な設計の再利用
- 統合されたドキュメント、仕様、計測結果、波形フォームを用いた容易な設計のレビュー
- 複数のユーザーや開発場所での、クリティカルな設計コン

ストレイントの容易なコミュニケーション

- クリティカルな設計コンストレイントのフォーマルな管理、検証、サインオフ
- リアルタイムでの設計とプロセスの正確性の自動保証のための、コンストレイントドリブンかつデザイナドリブンの機能を用いた、生産性と設計品質の向上
- 新たに統一された Front-to-Back で共通な設計環境を用いた生産性の向上
- 設計の入力、視覚化、アクセス、制御の大幅な速度の改善
- 統一された Front-to-Back での設計環境を用いた低コストなサポートと維持
- 様々な設計フローやニーズをサポートする柔軟な製品レベル
- ビルトインの設計、言語ルールのチェックを用いた設計の問題の早期発見
- 大規模かつ複雑な階層設計の、容易な視覚化と変更
- ユーザーが変更可能なバインドキーやメニューを用いた素早いコマンドの実行
- インヘリテッドコネクションによる電源およびアイソレーション接続ネットに関連するクラッタの制限
- Cadence SKILL コールバックを使用した高度なデバイスパラメータの相互作用の認識

## Features

### Unified Virtuoso custom design platform

Virtuoso Schematic Editor XL は素早く容易な設計入力の為、すべての Virtuoso カスタム設計プラットフォームの統一化された機能を使用します。設計製作のためのモダンで共通のユーザーコクピットには、親しみやすくユーザーが変更可能なツールバー、アイコン、プルダウンメニューが付属します。

ツールバーの内容と配置場所は、スクリーンスペースの有効利用や、実行される仕事に応じて、ユーザーが定義し、カスタムユーザーワークスペースに保存することができます。

マルチウィンドウかつマルチタブのキャンバス、ブックマーク、履歴を用いて、直感的な編集環境を定義することにより、ユーザーが複数のスキーマティックや異なるビューを用いて同一の設計を展開することができ、結果として素早く効果的に設計を管理することができます。

統一された Virtuoso 共通コンストレイント環境の Virtuoso Schematic Editor XL は、コンストレイントのキャプチャ、編集、視覚化、管理、検証機能の包括的なスイートから構成される、最初の統一された共通コンストレイント環境を提供します。インタラクティブで、補助的かつ自動化された回路の探索、コンストレイントのテンプレート、コンストレイントの生成はコンストレイントの仕様のフォーマルなキャプチャとサインオフを加速させ、クリティカルな設計に対する設計者の意図を維持します。

自動識別または見積もりのため、回路構造とトポロジが内蔵されており、ユーザーが定義した回路構造やトポロジも同様に、回路構造とコンストレイントの拡張セットを作成するために容易に追加できます。加えて、スキーマティックの場合と同様に、コンストレイントを設計 IP として、再利用を容易に行うため

にキャプチャします。

### Unified Virtuoso design task assistants

Virtuoso Schematic Editor XL は、Virtuoso Schematic Editor L と比較して、共通の作成、編集、チェック、ブラウジング、検索、設計を横断したタスクを 5 倍高速化する、新しく統一された Front-to-Back のカスタム設計アシスタントを内包しています。設計アシスタントは、それぞれの設計者の作業スタイルとニーズに適した、複数のワークスペースにドック、アンドック、コンフィグ、セーブすることができます。

ネイティブの Navigator アシスタントを使用すると、スキマティック編集環境から直接、完全な設計階層とすべての設計オブジェクトに素早く効率的かつ直感的にアクセスできます。

ネイティブの Search アシスタントは、スキマティック編集環境から直接、素早く効果的かつ包括的なサーチエンジン機能を提供します。Search アシスタントは検索結果をロジカルグループに分別し、共通のアイテムをツリー構造で表示することにより、設計者は設計、設計ライブラリ、メニューコマンド、Cadence SKILL 言語さえも簡単に見つけることができます。コンテキスト・センシティブメニューやダブルクリックにより、結果に対して素早い操作を行うことができます。

モダンな Property Editor アシスタントはメインとなるスキマティック編集キャンバスヘドックする、もしくはアンドックし、ユーザーのワークステーションへ配置することにより、素早く効果的かつ直感的に単一もしくは複数の設計オブジェクトのプロパティを編集できます。新しいマルチカラーによる表示とプロパティの値のコーディングは共通のプロパティと異なる設定を持つプロパティを素早く判別します。

新しい Annotation Browser は、一般的なスキマティックと接続エラーマーカーをデバッグしながら、設計と設計オブジェクトをブラウズするための使いやすいインターフェイスを提供します。

### Fast and accurate design entry

Virtuoso Schematic Editor XL には設計入力を素早く簡単に行うための多くの機能が搭載されています。それらの機能は製品に統合されたコンポーネントライブラリを皮切りに、ゲートレベルまたはトランジスタレベルの両方での素早い設計を可能とします。この機能は、デバイスの接続を支援するため、洗練されたワイヤ配線機能を補完します。

大規模で複雑な設計のために、Virtuoso Schematic Editor XL は、レベルの制限を行うことなく、マルチシート設計と設計の階層化を行う機能をサポートしています。階層化された設計は Hierarchy Editor を用いることにより容易に横断することができます。Virtuoso Schematic Editor XL はすべての接続が設計を通して正しく維持されていることを保証します。

### Design with industry standard languages

Virtuoso Schematic Editor XL は業界標準なハードウェア記述言語である VHDL と Verilog HDL を使用したミックスドレベル設計の入力にも適しています。Verilog-AMS や VHDL-AMS の使用もサポートしており、設計タイプに関係なく標準的な設計入力を行うことができます。それらの言語での入力に加えて、ユーザーは HDL 記述から自動的に、ブロック表現の生成を行うことができ、容易に IC 設計へのシステムレベルでのアプ

ローチを行うことができます。

### Extensive design checking capabilities

設計の正確さを保証するために、ユーザーが変更可能なルールチェックにより、コンポーネントの重なり、オープンまたはショート接続、入出力の未接続、オブジェクトの一貫性、名前の間違いなどの、描画または電気的なルール違反を識別します。この機能により設計者は、全体の設計階層を通してピン名的一致や、ワイヤ接続の完成、適切なワイヤのラベリングのため、接続性をチェックすることができます。

設計者はまた、個々のページの柔軟なチェックや、単一のコマンドを用いた設計全体の階層チェックを行うことができます。

### Comprehensive integration—cross-application capabilities

Virtuoso Schematic Editor XL は、すべてのコネクティブイデオリブナな設計、検証、実装のニーズのための完全なすべてに共通のソースからなります。Virtuoso Analog Design Environment、Virtuoso Multi-Mode Simulation および Virtuoso Layout Suite とともに、Virtuoso Schematic Editor XL はアプリケーションを跨いだ階層のブラウジング、選択、バックアノテーション機能を提供します。

接続性とデバイスパラメータは、構築レイアウトの実装を用いて正確性のチェックが実行されます。双方向のインクリメンタルアップデートは ECO 制御の完成のため提供されます。

## Specifications

### Design composition

- 無制限の設計階層サポート
- HDL テンプレートの簡易自動生成
- マルチシートスキマティックのサポート
- スキマティックのための HTML パブリッシャー
- 設計の電力の意図を特定するための Power Intent Export アシスタント
- ユーザーが変更可能なコマンドバインドキーやラベル表示
- 容易な設計訂正のためのダイナミックハイライト
- 自動インタラクティブ接続配線
- フィルタリングを用いたユーザーが変更可能な選択
- 包括的なシンボル生成、編集機能
- ユーザーが変更可能なアンドウ/リドゥレベル
- ムーブ、コピー、ストレッチ、ローテート、デリートといった編集オプション
- サーチ、リプレイス機能
- Cadence SKILL を用いたツール環境の編集
- HTML/PDF フォーマットのドキュメントを用いたオンラインヘルプシステム

### Design checking

- スキマティックまたはシンボルセルビューの個別でのチェック

- 単一のコマンドを用いた設計階層全体のチェック
- ページと階層を跨いだ接続性と一貫性のチェック
- スケマティックルールチェッカー(SRC)による論理、物理チェック

#### Design inputs

- CDL ネットリスト
- EDIF 200 ネットリスト
- SPICE ネットリスト
- VHDL IEEE 1076-1993
- Verilog IEEE 1364
- Cadence SKILL

#### Design outputs

- CDL ネットリスト
- EDIF 200 ネットリスト

- SPICE ネットリスト
- VHDL IEEE 1076-1993
- Verilog IEEE 1364

#### Cadence Services and Support

- Cadence のアプリケーションエンジニアは、技術問い合わせに回答いたします。Cadence では、テクニカルな支援や個別のトレーニングコースも用意しています。
- Internet Learning Series(iLS)のオンラインコースでは、インターネット経由で、自身のコンピュータ環境でトレーニングを自由に受講することができます。
- Cadence Online Support では、沢山の最新のソリューションの知見や技術資料の参照や、ソフトウェアのダウンロードが可能です。
- 詳細は以下をご覧ください：

[www.cadence.com/support-and-training](http://www.cadence.com/support-and-training)

**cadence®**

#### 日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45  
 営業本部  
 TEL.(045)475-8410 FAX.(045)475-8415  
 〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F  
 TEL.(06)6121-8095 FAX.(06)6121-7510

URL <https://www.cadence.com/jp>

© 2017 Cadence Design Systems, Inc. All rights reserved worldwide.  
 CadenceおよびCadenceロゴは、Cadence Design Systems, Inc.の登録商標です。  
 その他記載されている製品名および会社名は、各社の商標または登録商標です。  
 \* 掲載の内容は、2017年6月現在のものです。



販売代理店 **イノテック株式会社** ICソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6  
 TEL.(045)474-2290,2291,2293(営) FAX.(045)474-2395  
 〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F  
 TEL. (06)6121-7703(営) FAX. (06)6121-7720  
 URL <http://www.innotech.co.jp/>