

Joules RTL Power Solution

高速、高精度な RTL パワー解析

デザイン探査実行時にRTLの消費電力を正確に測定することは、SoC設計チームにとって長い間の大きな課題でした。システムレベルの検証ツールには、実際のユースケースを使用できるような対応回路規模が備わっていますが、この機能はRTLからゲートおよびワイヤーへの変換を行うインプリメンテーションツールからは切り離されています。ケイデンスは、それらのギャップに対するパワー解析ソリューションを提供します。

概要

ケイデンスの Joules™ RTL Power Solution は、システムレベルの実行時間と対応回路規模でのタイムベース RTL パワー解析を実現すると共に、実績あるインプリメンテーション技術に基づいたゲートおよびワイヤーの高精度な見積もりを実現することで、システムレベルとインプリメンテーションの間に存在するギャップを埋めます。

Joules ソリューションは、ケイデンスの Palladium® Emulation Platform および Stratus™ HLS (High-Level Synthesis) プラットフォームとシームレスに統合されており、早期システムレベルのパワー解析および最適化を行うことが可能です。

特長と利点

- デザイン階層レベル(SoC, Block), 入力データ(RTL, ネットリスト)に依存なく共通のパワー計算エンジンを採用
- 完全統合されたプロトタイプ合成を使用して 2000 万インスタンスを一晩で処理
- ケイデンスのパワー/IR-Drop サインオフツール Voltus™ IC Power Integrity Solution との誤差が 15%以内という高精度パワー計算機能、および最先端 RTL-to-gate ネームマッピングを 1 つの環境に統合
- Palladium® Dynamic Power Analysis (DPA) Solution とのシームレスな統合により、Palladium PHY データベースからの読み込み、書き込みをネイティブに実行
- Xcelium™ Parallel Logic Simulation とのシームレスな統合により、SHM データベースのダイレクトアクセスが可能
- 異なる電圧、周波数、温度すべてにわたる高速かつインクリメンタルな” what-if” パワー解析

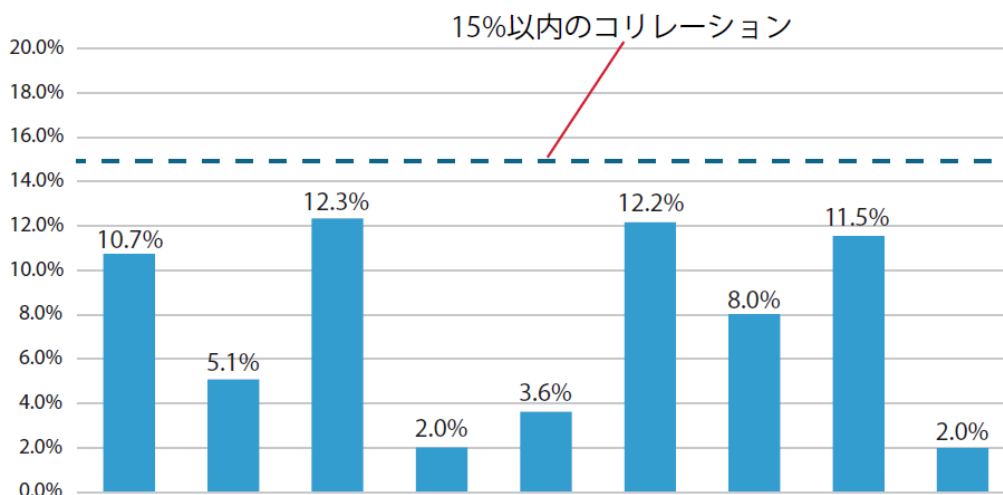


図 1: 各種カスタマー実設計での Joules RTL と Voltus サインオフのパワーのコリレーション

- 複数のスティミュラス ファイルを同時に考慮した
パワー解析
- デザイン中の異なる階層にわたる複数のスティミュラ
スファイル を、チップレベルのパワービューにマージ
- 高い解像度を備えた、ピークパワーフレームへのズー
ムイン機能
- ワードレベルおよびビットレベルのカスタマイズが
可能なパワー解析ユーティリティ
- 最先端のライブラリー・プロファイリング・ユーティ
リティ
- RTL もしくはゲートレベル VCD、fsdb、Palladium
PHY、SHM、SAIF、TCF の各入力ファイルフォーマ
ットに対応
- 出力ファイルフォーマットは、RTL もしくはゲート
レベル SAIF もしくは TCF に対応
- Forward SAIF の生成が可能

マルチスレッド・フレーム・ベース・アーキテクチャー

パワー解析を複数の CPU で並列処理して詳細なパワー探索を加速します。また、複数のスティミュラスファイルを同時に解析可能で、各スティミュラスファイルをタイムスライスしてフレーム化することにより、タイムベースのパワーレポートを実現します。

高精度 RTL 消費電力見積もり

Joules RTL Power Solution は、新しく統合された Genus™ Synthesis Solution のプロトタイプモードを使用して超高速デザイン合成を実行します。フィジカルを考慮したクロックツリーおよびデータパス・バッファリングを含み、高精度 RTL 消費電力見積もりが可能です。

共通エンジンによるパワー計算

ゲートネットリストを用いたサインオフパワー解析結果と比較し誤差 2-5%と高精度なパワー解析が可能です。

パワー解析の解像度が調整可能

大規模なシステムレベルシミュレーションのパワークリティカルな時間範囲へのズームインが可能です。また、IR ドロップおよび温度のサインオフにおいて、狭いタイムスライスを正確に特定できるよう高い解像度でのズームインすることができ、特定された狭いタイムスライスのパワーサインオフで使用するためのゲートレベル精度の SAIF、もしくは TCF を出力することが可能です。

最先端のデータマイニングおよびデバッグ

消費電力をビットレベルもしくはレジスターレベルでレポートすることが可能です。また、ロジックセルタイプ、デザイン階層、クロックドメイン、パワードメイン、タイミングモードに基づいた分類を行うことができます。また、ドライブ強度、エリア、遅延、パワーの対比によりセルのプロファイリングを行うライブラリー解析ツールも用意しています。

ハードウェアにより加速するシステムレベルパワー解析

Joules RTL Power Solution は、Palladium DPA Solution GUI から直接実行され、タイムベースのパワー波形をネイティブにレポートすることが可能です。

SystemC レベルのパワー解析

Stratus HLS platform は、高位合成実行時に Joules solution を利用可能。SystemC® レベルのパワープロファイリングおよびパフォーマンス対パワーのトレードオフをわかりやすく表示します。



日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45
営業本部 TEL.(045)475-8410 FAX.(045)475-8415
URL <https://www.cadence.com/jp>



販売代理店 **イノテック株式会社** IC ソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6
TEL.(045)474-2290,2291,2293 (営) FAX.(045)474-2395
URL <http://www.innotech.co.jp/>