

# Automotive Electronics Redefined

## より安全で信頼できる車づくり

自動車業界は、自動運転技術の開発を進めています。その結果として、未来の車はセンサー群、より高性能なコンピュータ、車両間および車内ネットワーク技術、高帯域の Ethernet ネットワーク、多数の高解像度ディスプレイを搭載することになります。こういった変化により、自動車部品メーカーでは、より複雑な電子システム、機能安全性、搭載スペースの不足、電力消費や重量（排気ガス）の削減、コスト削減などの設計上の課題が生まれています。

このように要件が増大する中で、部品メーカーは次の課題への対応を求められています。

- より多くの機能を PCB ではなくチップに統合すること
- 新規の高度な半導体プロセス技術と専用設計 IP およびパッケージ技術を組み合わせて活用すること
- 高度集積 ECU (電子制御ユニット) のアーキテクチャを変えるような、新しい車載 SoC (システム・オン・チップ) や SiP (システム・イン・パッケージ) の作成
- 自動車開発プロセス全体での機能安全規格 (ISO 26262) への対応

全体として、これらの変更は、未来の車に性能、効率、信頼性、安全性の大幅な向上をもたらします。

## ケイデンス自動車向け製品

	先進運転支援システム	インフォテインメント	車内ネットワーク	ECU
<b>Automotive Ethernet</b> Ethernet MAC IP, Allegro Sigrity SI Technology	●	●	●	●
<b>ISO 26262 (ASIL-B Ready)</b> Functional Safety Flows, Tools, Kits, and Design IP	●	●	●	●
<b>ECU PCB Design, Signal, and Power Integrity Analysis</b> Allegro and Sigrity Tools	●	●	●	●
<b>Imaging, Computer Vision, and Neural Networks</b> Tensilica Vision DSPs	●	●		
<b>Audio/Voice/Speech Processing</b> Tensilica HiFi DSPs	●	●		
<b>Wireless Processing (Car2X, Radar)</b> Tensilica ConnX and Fusion DSPs	●	●	●	
<b>Embedded Control</b> Tensilica Processors	●	●	●	●
<b>Standards-Based Design IP</b> Interface, Memory, Analog, Systems/Peripherals	●	●	●	●
<b>Hardware/Software Co-Design</b> FPGA Prototyping, Software Bring-Up	●	●	●	●
<b>Custom IC and Mixed-Signal Design</b> Virtuoso Tools + Spectre and Incisive Verification	●	●	●	●

## 主なオートモーティブ向けアプリケーション



### 先進運転支援システム (ADAS)

検証 IP、Cadence Tensilica® DSP、およびソフトウェアパートナーのエコシステムの活用により、ADAS の設計時間を短縮できます。

- センサーやカメラのリアルタイムデータ処理のサポートにより、高性能で低消費電力の Tensilica Vision DSP を使ったセーフティクリティカルシステム用のセンサー統合を実現
- 自動駐車、車線逸脱認識、Car2X 通信など、多くの ADAS アプリケーションを開発可能



### 車載 Ethernet

Ethernet IP、システムレベルの検証、物理チャネルシミュレーションにより、カメラ、ADAS、その他の ECU 間的高速 Ethernet 通信リンクを実装します。

- Ethernet MAC デザインと検証 IP により、高信頼 ABS のようなセーフティクリティカルなアプリケーション用に確定的なリアルタイムデータ転送を実現
- カメラベースの運転支援システム用のオーディオ・ビデオ・ブリッジング (AVB) により、高帯域データストリームの正確な同期と送信を実現
- Ethernet 検証 IP により、プロトコル準拠を確保しながら、デジタル・シミュレーションを簡素化
- 自動車用 Ethernet ネットワークを実装し、Cadence Sigrity™ SystemSI™ のチップ間シグナル・インテグリティの自動解析機能により、物理 Ethernet チャネル経由の ECU 間通信性能を解析



### インフォテインメント

アナログ、インターフェース、メモリ IP、Tensilica HiFi の各 DSP により、音声認識、没入型サラウンド音響、アクティブ・ノイズ・コントロール、エンジン音設計、ナビゲーション・システム、デジタル・ラジオに柔軟性と重要な機能を付加します。

- Tensilica HiFi DSP と幅広いソフトウェアパートナーネットワークにより、オーディオ機能、音声合成機能、音声認識機能を簡単に付加
- Tensilica Vision DSP では、ジェスチャ認証を高性能、低消費電力で実現



### ECU モジュール設計

設計チェーン全体での共同作業、モジュールと PCB 設計の最適化、ミックスシグナル・サブシステムの開発と統合、堅牢な設計マージンの確保、電磁干渉 (EMI) の解析と最適化を実現します。

- ケイデンスの Virtuoso® 設計ツール群、Spectre® および Incisive® の検証機能により、全アナログ作動領域、全デジタルモードでのモジュール検証を自動化
- ケイデンスの Sigrity のコンストレイント・ドリブな設計手法により、シグナル・インテグリティを改善し、電気的設計意図を確実に実現
- Cadence OrbitIO™ System Planner により、デバイスとシステムの性能を最適化
- Cadence Allegro® Design Workbench での並行した設計により、作業量を最小限度に削減し、新しい車両/プラットフォーム開発を管理
- Allegro の 電気系 CAD-機械系 CAD 連携機能により、新しい車両/サブシステムのインテグレーション時間を削減



### 機能安全

IP 設計、SoC 設計、システム設計での故障注入と結果解析の自動化により、自動車の機能安全規格である ISO 26262 への適合作業を 50%削減します。

- Cadence Incisive verification platforms により、安全性検証の開発時間を短縮
- FMEDA ベースのインテリジェントなセーフティ解析と RTL ゲートレベルにわたるセーフティ解析
- より深いデバッグのため、潜在的や検出されないフォルトを識別します。
- ASIL-B 認証されたデザイン IP と機能安全キットにより開発を加速します。

**cadence®**

日本ケイデンス・デザイン・システムズ社 本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45 営業本部 TEL.(045)475-8410

© 2017 Cadence Design Systems, Inc. All rights reserved worldwide. Cadence, Cadence ロゴ、その他 www.cadence.com/go/trademarks 記載のものは Cadence Design Systems, Inc. の米国またはその他の国における商標または登録商標です。その他記載されている製品名および会社名は各社の商標または登録商標です。